

IMT-2000 비동기 CDMA 기지국 탐색기 구현

장일순, 김광순

한국전자통신연구원

isjang@etri.re.kr, 042-860-5424

Implementation of IMT-2000 Asynchronous CDMA Node B Searcher

Jang Il-soon, Kim Kwang-soon

ETRI

isjang@etri.re.kr, 042-860-5424

요 약

본 논문은 IMT-2000 비동기 기지국 모뎀에 사용되는 탐색기를 FPGA칩을 이용하여 효율적으로 구현하였다. 탐색기는 단말기의 프리엠블(Preamble)을 검출하는 프리엠블 탐색기와 데이터 채널의 다중 경로를 검출하는 다중 경로 탐색기, 셀간의 핸드오버를 위한 핸드오버 탐색기로 나뉘어진다. 본 논문에서는 Xilinx XCV2000E-BG560을 이용하여 각각의 탐색기를 구현하였으며, 동시에 여러 채널이 사용할 수 있는 효율적인 구조로 설계되었다. 프리엠블 탐색기는 단말기에서 송신하는 프리엠블 4096칩을 이용하여 단말기의 RTD(Round Trip Delay) 및 Signature를 검출한다. 구현된 프리엠블 탐색기의 검색 구간은 반 칩 간격으로 256칩이다. 다중 경로 탐색기는 단말기에서 송신하는 데이터 신호의 다중 경로를 검출하고 다중 경로의 각 RTD를 핑거에 전달하는 역할을 수행한다. 본 논문에서 구현된 다중 경로 탐색기는 동시에 여러 채널이 시분할하여 사용할 수 있으며, 동적할당이 가능하다. 또한, 이러한 구조는 특별한 하드웨어 부가 없이 핸드오버 탐색기로 사용될 수 있는 장점이 있다.

1. IMT-2000 비동기 CDMA 상향 링크 프레임 정보

IMT-2000 비동기 상향 링크는 두 개의 사용자 전용 채널과 하나의 공통 채널로 구성되어 있다. 사용자 데이터가 전송되는 채널을 DPDCH (Dedicated Physical-Data Channel), 전송 데이터의 제어 정보를 가진 DPCCH (Dedicated Physical-Control Channel) 그리고 랜덤 액세스 채널인 PRACH (Physical Random-Access Channel)로 구성된다. 본 장에서는 IMT-2000 비동기 CDMA 상향 링크 물리 채널에 대해 설명한다.

1.1. 프리엠블 신호 생성

단말기에서 기지국으로 프리엠블을 이용한 랜덤 액세스 전송은 Slotted ALOHA 방식을 이용하며, 각 프리엠블 신호는 4096칩으로 16칩 길이의 signature의 256번 반복된 형태로 이루어져 있다. Signature는 16칩의 16개의 하다마드(Hadamard) 코드로 구성된다. 그림 1은 단말기에서 프리엠블 신호와 AICH (Acquisition Indicator Channel)

사이의 시간 관계를 나타낸 것이다. 단말기는 액세스 슬롯 단위의 시간을 가지고 기지국에 랜덤 액세스를 시도할 수 있다. 2 radio frame에 걸쳐 15개의 액세스 슬롯이 있으며, 각 액세스 슬롯은 5120칩 단위이다. 단말기에서 처음의 액세스 실패시 다음 연결시도는 최소 3 액세스 슬롯 시간 후이다. 기지국의 프리엠블 탐색기는 여러 단말기들의 액세스 슬롯마다 액세스 시도에 의해 프리엠블의 마지막 칩을 수신 받은 후, 최소 1024칩 이내에 단말기의 signature 검출이 이루어져야 한다.

1.2. DPCH 신호 생성

상향 데이터 전용 물리 채널은 데이터 채널 (DPDCH) 과 제어 정보 채널 (DPCCH) 두가지의 채널로 구성된다. DPDCH 신호와 DPCCH 신호는 각각 서로 다른 OVSF코드와 곱해지고, I/Q 스크램블링 코드와 복소수 곱셈연산이 수행된다. 그림 2는 상향 링크 DPCH의 한 프레임의 구조이다. DPDCH는 확산요소 (Spreading Factor)에 의해 데

이더 전송 비트가 결정된다. DPCCH는 Pilot과 TFCI (Transport Format Combination Indication), FBI (Feedback Information), TPC (Transmit Power Control) 비트들로 이루어져 있으며, 제어 정보 비트들은 확산요소가 256으로 고정되어 있다. 다중 경로 탐색기는 제어 정보 비트들을 이용하여 기지국에 수신된 단말기의 다중 경로 신호들의 RTD (Round Trip Delay)를 검출한다.

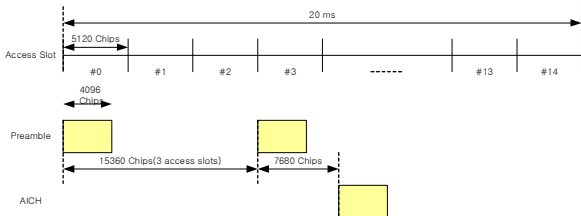


그림 1. 프리엠블과 AICH 사이의 시간 관계

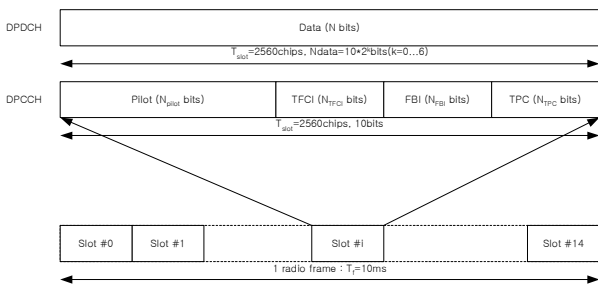


그림 2. 상향 링크 DPCH의 프레임 구조

2. 프리엠블 탐색기의 구조

2.1. 프리엠블 탐색기 요구사항

IMT-2000 비동기 기지국 프리엠블 탐색기의 요구사항은 다음과 같다.

- 가) 단말기에서 송신하는 16개의 프리엠블 signature를 탐색하여 초기 동기 획득한다.
- 나) 초기 동기 획득 결과를 반 칩 해상도로 검출한다.
- 다) 탐색구간을 선택적으로 조정하여 기지국 셀 변경에 제한되지 않는다.

본 장에서는 이상과 같은 요구 조건을 만족하는 프리엠블 탐색기의 구조를 설계한다.

2.2 프리엠블 탐색기의 구현

프리엠블 탐색기는 총 프리엠블 4096칩을 signature index 별로 128칩씩 코히런트하게 2번을 축적하고 코히런트하게 축적된 값들을 다시 논코히런트하게 더하여 signature별 최고의 에너지 값을 가지는 경로를 검출한다.

그림 3은 상향 링크 프리엠블 탐색기의 전체 구성도이다. 탐색기의 입력은 안테나로부터 출력된 RF신호를 기저대역으로 주파수 하향 변환된 아날로그 신호를 샘플링 및 양자화된 디지털 신호이다. 입력 신호는 칩 클럭의 8배 주파수로 샘플링되며, 탐색기의 decimator는 칩 클럭에 맞추어 상관기에 입력신호를 전달한다.

프리엠블 탐색기는 창크기가 16칩인 16개의 상관기를 이용하여 총 256칩의 탐색창을 가진다. 각 상관기는 칩 단위로 입력되는 신호를 경로 옵셋과 16개의 signature별로 128칩씩 코히런트하게 축적을 한다. 프리엠블 탐색기는 탐색 시작점을 설정할 수 있게 설계되었으며, 기지국 모델 제어 프로그램은 이러한 구조를 이용하여 여러 채널 카드 또는 한 장의 채널 카드의 다른 프리엠블 탐색기와 연계하여 탐색 창을 확장할 수 있다.

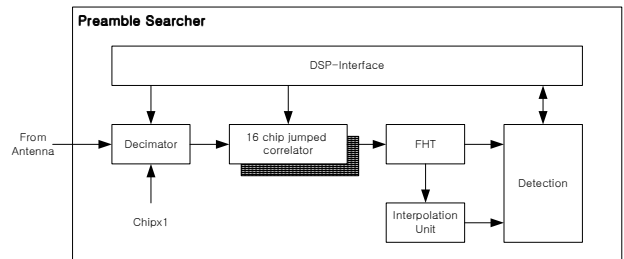


그림 3 프리엠블 탐색기의 전체 구조도

그림 4는 프리엠블 탐색기에 사용된 상관기의 상세 구조도이다. 상관기는 확산 코드 생성기, 코드 저장 장치, 역 확산 회로 및 경로 옵셋별, 각 signature별 코히런트된 축적값을 저장하는 장치로 구성되어 있다. 상관기는 칩 클럭의 16배 클럭으로 동작하며, 칩 클럭동안 코드 저장 장치에 기억된 16개의 코드를 입력 데이터와 역확산을 수행하여 하나의 상관기로부터 16칩 옵셋의 경로에 대한 코히런트 축적값을 계산한다. Xilinx FPGA의 CLB(Configurable Logic Block) 특성상, 확산 코드와 같이 데이터의 비트폭이 작은 것은 CLB를 사용하는 distributed RAM을 사용하였으며, 코히런트 축적되는 신호와 같이 저장되는 데이터의 비트폭이 큰 것은 블록 RAM을 사용하였다.

그림 5는 signature index에 맞추어 입력되는 신호를 하다마드 변환을 수행하는 FHT(Fast Hadamard Transform)의 구조이다. FHT는 각 signature index별 출력되는 상관기 출력 신호를 옵셋 별로 하다마드 변환을 수행한다. 경로의 옵셋별 입력되는 입력 신호들을 연속적으로 처리하기 위해 파이프 라인 구조를 채택하였다. 보간

회로는 FHT로부터 출력되는 한 칩 단위 경로의 읍셋별 코히런트 축적값으로부터 반 칩 단위 경로의 읍셋 코히런트 축적값을 구하기위해 사용되었다. Detection 회로는 반 칩 단위로 입력되는 코히런트 축적값을 논코히런트하게 축적을 한 후, 각 경로 읍셋별, 각 signature별 경계값을 넘는 최고 에너지 값을 검출하여 DSP(Digital Signal Processor)에 넘겨준다.

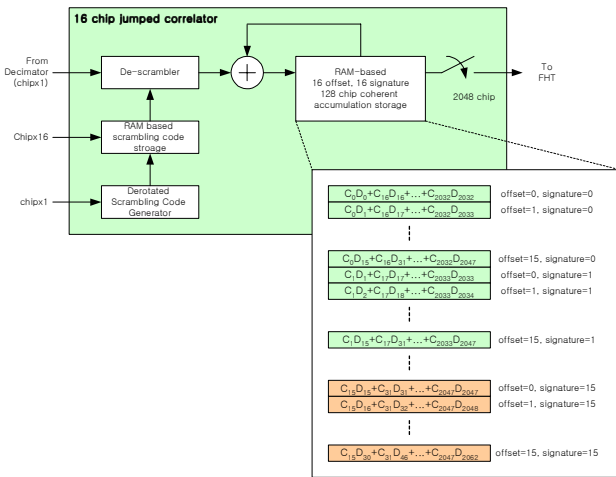


그림 4. 상관기의 상세 구조

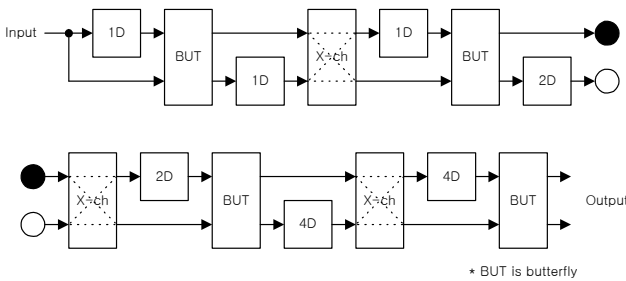


그림 5. FHT 구조

3. 다중 경로 탐색기의 구조

3.1. 다중경로 탐색기의 요구사항

IMT-2000 비동기 기지국 다중 경로 탐색기의 요구사항은 다음과 같다.

가) 섹터간 소프트 핸드오버(soft handover)를 지원한다.

나) 제한 없는 탐색 구간을 설정할 수 있다.

본 장에서는 이상과 같은 요구 조건을 만족하는 다중 경로 탐색기의 구조를 설계한다.

3.2. 다중 경로 탐색기의 구현

그림 6은 다중 경로 탐색기의 구성도이다. 다중 경로

탐색기는 하나의 채널에 대해 창 크기가 32인 상관기들, DSP로부터 채널의 정보를 전달받아 상관기 내부 확산 코드 생성기의 초기값을 생성하는 전역 확산 코드 생성기, 상관기로부터 출력된 값을 논코히런트하게 축적하는 심볼 처리 장치(SPU; Symbol Processing Unit), 반 칩 단위의 읍셋을 얻기 위한 보간 회로 및 채널별로 입력된 각 읍셋 경로의 에너지 크기 순으로 4개의 경로를 검출하여 DSP로 전달하는 detection회로로 구성된다.

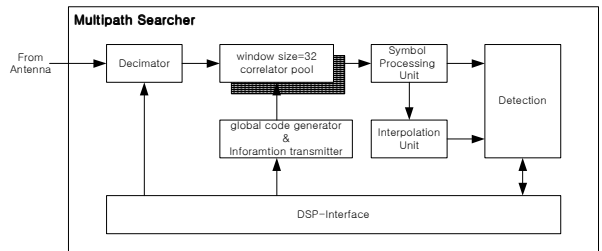


그림 6. 다중 경로 탐색기의 구성도

정보 전달기 및 글로벌 코드 생성기는 DSP로부터 탐색기를 사용할 채널의 정보를 각 해당 상관기로 전달하는 기능을 담당한다. 채널의 정보는 경로 탐색 시작점, 채널 확산 코드 초기값, 탐색 창 크기, 상관기 점유 시간 등이다. 글로벌 코드 생성기는 경로 탐색 시작점과 채널 확산 코드 초기값을 이용하여, 내부 확산 코드 생성기의 초기 내부 레지스터값을 얻는다. 그림 7은 탐색기의 창 크기가 32인 상관기이다. 상관기는 de-scrambler, 확산 코드 생성기, 코히런트 축적기 및 채널 할당 테이블로 구성되어 있다. 상관기의 최소 축적 시간은 한 슬롯이며, 한 심볼씩 코히런트하게 축적하여 SPU로 전달한다. 상관기의 제어는 채널 할당 테이블에 의해 이루어지며, 채널 할당 테이블을 이용하여 여러 채널이 상관기를 시분할하여 사용할 수 있다. 채널 할당 테이블은 한 프레임마다 새로운 채널에 대한 정보를 갱신한다. 한 슬롯 구간마다 상관기는 채널 할당 테이블에 의해 내부 확산 코드 생성기를 제어하는데, 기존의 채널일 경우 내부 확산 코드 생성기의 레지스터 값을 유지하지만, 새로운 채널일 경우 테이블에 저장된 새로운 채널의 확산 코드 레지스터값을 읽어온다. 그림 8은 상관기에 사용된 채널 할당 테이블의 예이다. A의 경우 여러 채널이 하나의 상관기를 시분할하여 사용하는 방법으로 네개의 채널이 각각 4슬롯 또는 3슬롯동안 점유하여 사용하고 있다. B의 경우 한 채널이 하나의 상관기를 모두 점유하여 각기 다른 시간에 다른 탐색 구간을 설정하여 다중 경로를 검색

하는 방법이다. 또한 여러 개의 상관기를 이용하여 한 채널에 더욱 넓은 탐색 구간을 할당하여 섹터간 소프트 핸드오버 탐색기로 사용 전환이 가능하다.

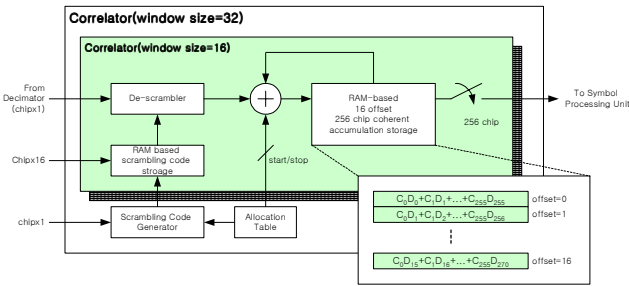


그림 7. 창 크기가 32인 상관기

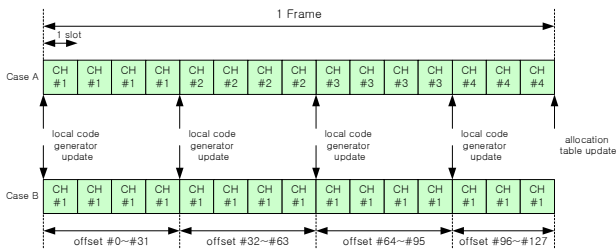


그림 8. 채널 테이블의 사용예

4. 결론

본 논문에서는 IMT-2000 비동기 CDMA 기지국 모델에 사용된 프리엠프 탐색기, 다중 경로 탐색기의 구조를 새롭게 제안하였다. 다중 경로 탐색기는 동시에 여러 채널이 시분할하여 사용할 수 있으며, 동적할당이 가능하다. 또한, 이러한 구조는 특별한 하드웨어 부가 없이 핸드오버 탐색기로 사용될 수 있는 장점이 있다. 구현된 각 탐색기의 구체적인 특징은 표 1과 같다.

제안된 탐색기의 구조를 Xilinx FPGA XCV2000E-BG560 칩을 이용하여 구현하였다. 구현된 탐색기의 동작 클럭 주파수는 61.44MHz이며, 입력 주파수 30.72MHz를 FPGA 내부의 DLL을 이용 2배 채배하여 사용하였다. 구현된 탐색기에 사용된 슬라이스의 개수는 19,200개 중 11,871개이며, 이중 RAM으로 사용된 슬라이스는 2,500개이다. 블록 RAM은 160개 모두 사용되었다. ASIC 등가 게이트는 대략 150만 게이트이다.

표 1. 구현된 탐색기의 구체적인 특징

프리엠프 탐색기
<ul style="list-style-type: none"> ● 탐색 창 크기는 256 칩이다. ● 탐색시작점이 조정 가능하다. ● 16개의 signature 검출이 가능하다. ● 보간을 이용하여 반 칩 간격으로 옅셋을 검출한다. ● Signature 별 최고 에너지를 검출한다.
다중경로 탐색기
<ul style="list-style-type: none"> ● 사용 가능한 엔진의 개수는 4개이다. ● 반 칩 간격으로 옅셋을 검출하기위해 보간 필터를 사용하였다. ● 각 엔진은 한 채널에 32칩의 탐색구간을 가진다.(한 프레임을 시간적으로 4등분하여 엔진을 사용할 경우, 한 채널에 대해서 탐색구간을 128칩으로 또는 4채널에 대해서 탐색구간을 32칩으로 사용할 수 있다.) ● 시분할 방법으로 더 많은 채널 또는 더 넓은 탐색구간을 설정할 수 있다. ● 탐색기의 채널 할당, 변경 및 삭제는 매 프레임별로 갱신된다. ● 핸드오버 탐색기는 여러 개의 엔진을 이용하여 더 넓은 탐색구간을 가질 수 있다.

참고문헌

- [1] *IMT-2000 비동기 기지국 모델 구조 상위 설계*, 한국전자통신연구원 비동기 기지국 모델구조 상위설계 작업반, 2000
- [2] 3G TS 25.211 V3.2.0 – Technical specification group radio access network; Physical channels and mapping of transport channels onto physical channels(FDD), www.3gpp.org, Release 1999.
- [3] 3G TS 25.213 V3.2.00 – Technical specification group radio access network; Spreading and modulation(FDD), www.3gpp.org, Release 1999.
- [4] *The Programmable Logic Data Book 2000*, Xilinx, 2000